

Implementacja filtru o zmiennych w czasie parametrach w strukturach FPAA

STRESZCZENIE

Filtry o zmiennych w czasie parametrach cechują się krótszymi czasami stanów przejściowych w stosunku do filtrów stacjonarnych. Mogą być praktycznie stosowane w układach pomiarowych, w których filtracja dotyczy sygnału wywołanego znaną przyczyną. W artykule przedstawiono przykład implementacji filtru dolnoprzepustowego drugiego rzędu typu Butterwortha w strukturach układów scalonych typu Field Programmable Gate Array (FPAA). Układy te cechują się dużą elastycznością w zakresie łączenia typowych bloków funkcjonalnych filtrów, małymi wymiarami pozwalającymi na miniaturyzację, niskim kosztem realizacji projektu i małym poborem mocy. Przeprowadzone symulacje i implementacja pozwalają stwierdzić, że układy FPAA są obecnie najbardziej odpowiednią platformą sprzętową do realizacji praktycznej filtrów o zmiennych w czasie parametrach.

WPROWADZENIE

Analogowa filtracja sygnałów pomiarowych ma wiele zalet, z których należy wymienić prostą budowę filtrów, eliminację wstępnych przetworników analogowo-cyfrowych i związanych z nimi błędów oraz brak zakłóceń typowych dla układów cyfrowych. Zalety te są szczególnie ważne przy filtracji sygnałów o małym poziomie napięcia, z czym mamy do czynienia w pomiarach biomedycznych (np. EEG, EMG, EOG, ECoG) i technologicznych (np. sygnały z czujników tensometrycznych, pojemnościowych, indukcyjnych). W wymienionych zastosowaniach sygnały wyjściowe są reakcją na zewnętrzny sygnał pobudzenia występujący w określonej chwili czasu i mogą być wielokrotnie wytwarzane i uśredniane w celu poprawienia stosunku sygnał/szum. W takich przypadkach można wykorzystać nowe koncepcje filtrów o zmiennych w czasie parametrach pozwalające wydatnie zredukować czas trwania stanów przejściowych. Filtry o zmiennych w czasie parametrach są filtrami niestacjonarnymi, w których zmienia się ich podstawowe parametry: częstotliwość graniczną, dobroć oraz wzmacnienie (wszystkie równocześnie lub niektóre z nich). Zazwyczaj funkcje sterujące zmianą wartości parametrów filtru mają kształt eksponencjalny a poprawę właściwości dynamicznych filtru uzyskuje się przez zwiększenie chwilowej wartości częstotliwości granicznej i współczynnika tłumienia. Metody syntezy i analizy filtrów o zmiennych w czasie parametrach są wciąż przedmiotem badań, ale dotychczasowy stan wiedzy pozwala z powodzeniem na ich praktyczne zastosowania. Realizacja filtrów o zmiennych w czasie parametrach wymaga zastosowania układów mnożących, w których sygnały wejściowe, wyjściowe i ich pochodne będą mnożone przez funkcje zmiennych w czasie wartości parametrów. Wymagane do syntezy filtru o zmiennych w czasie parametrach bloki integratorów o dynamicznie zmieniającej się stałej czasowej mogą być zrealizowane różnymi metodami: przez zastosowanie analogowych układów mnożących i wzmacniaczy operacyjnych lub w tzw. układach transliniowych, czyli scalonych układach tranzystorowych (bipolarnych lub MOS) wykorzystujących eksponencjalną relację między napięciem i prądem, charakterystyczną dla diod, tranzystorów bipolarnych i tranzystorów MOS w zakresie słabej inwersji prądu (weak-inversion current). Pierwsza z metod wykorzystuje powszechnie dostępne analogowe układy scalone, jest jednak stosunkowo kosztowna i ogranicza możliwości miniaturyzacji filtru. Druga wymaga wykonania wyspecjalizowanego układu scalonego o niewielkiej elastyczności w zakresie spełnianych funkcji i wysokim koszcie produkcji przy niewielkiej serii. W ostatnich latach udostępnione projektantom zostały kolejne wersje dynamicznie programowanych Analogowych Procesorów Sygnałowych (dynamically programmed Analog Signal Processors) dpASP, nazywanych także układami typu FPAA, czyli Field Programmable Analog Array, podobnymi pod względem elastyczności łączenia komponentów do układów FPGA (Field Programmable Gate Array) stosowanych w technice cyfrowej. Układy FPAA mają analogowe sygnały wejściowe i wyjściowe z wewnętrznymi blokami funkcjonalnymi zbudowanymi w oparciu o technikę przełączanych pojemności. Pozwalają na wykorzystanie standardowych bloków funkcjonalnych takich, jak między innymi: wzmacniacze, układy mnożące, integratory oraz na tworzenie własnych bloków. Układy FPAA są odpowiednie do

implementacji filtrów o zmiennych w czasie parametrach, dając elastyczną mikroelektroniczną platformę sprzętową o małych wymiarach i małym zapotrzebowaniu na energię. Mogą być stosowane bezpośrednio przy sensorze tworząc wydajny układ filtracji i kondycjonowania sygnału pomiarowego.

FILTR O ZMIENNYCH W CZASIE PARAMETRACH

Do badań symulacyjnych i implementacji w strukturach FPAA wybrano filtr dolnoprzepustowy drugiego rzędu typu Butterwortha o zmiennych w czasie dwóch parametrach: częstotliwości granicznej i współczynnika tłumienia. Filtr jest opisany równaniem różniczkowym:

$$y'' + 2\xi \cdot \omega_0 \cdot y' + y = \omega_0 \cdot x$$

i transmitancją:

$$K(s) = \frac{\omega_0^2}{s^2 + s \cdot 2\omega_0 \cdot \xi + \omega_0^2}$$

Analizy filtrów o zmiennych parametrach wskazują, że zwiększenie wartości parametrów ω_0 powoduje skrócenie czasu trwania stanów przejściowych, a zwiększenie wartości współczynnika ξ zmniejsza wielkość przeregulowania w odpowiedzi skokowej. Przyjęto zatem, że zmianom w czasie będą podlegać wartości częstotliwości granicznej ω_0 oraz współczynnika tłumienia ξ . Sygnałem wejściowym do badań odpowiedzi filtru będzie skok jednostkowy. Przyjęto następujące zakresy zmian i końcowe wartości parametrów:

$$d_\omega = \frac{\omega_0(0)}{\bar{\omega}_0} = 3 \quad \text{oraz} \quad \bar{\omega} = 1$$

$$d_\xi = \frac{\xi(0)}{\bar{\xi}} = 1.5 \quad \text{oraz} \quad \bar{\xi} = \frac{1}{\sqrt{2}}$$

Przyjęto, że zmiany wartości parametrów ω_0 i ξ w funkcji czasu będą się odbywać zgodnie z odpowiedzią skokową generatora funkcji, którym może być układ inercyjny pierwszego rzędu o stałej czasowej r odpowiadającej za szybkość zmian funkcji:

$$f(t) = e^{-\frac{t}{r}} \cdot 1(t)$$

w której $1(t)$ jest funkcją skoku jednostkowego generowanego w chwili $t=0$, a r stałą czasową. Przyjęto, że:

$$r = \frac{2}{3}$$

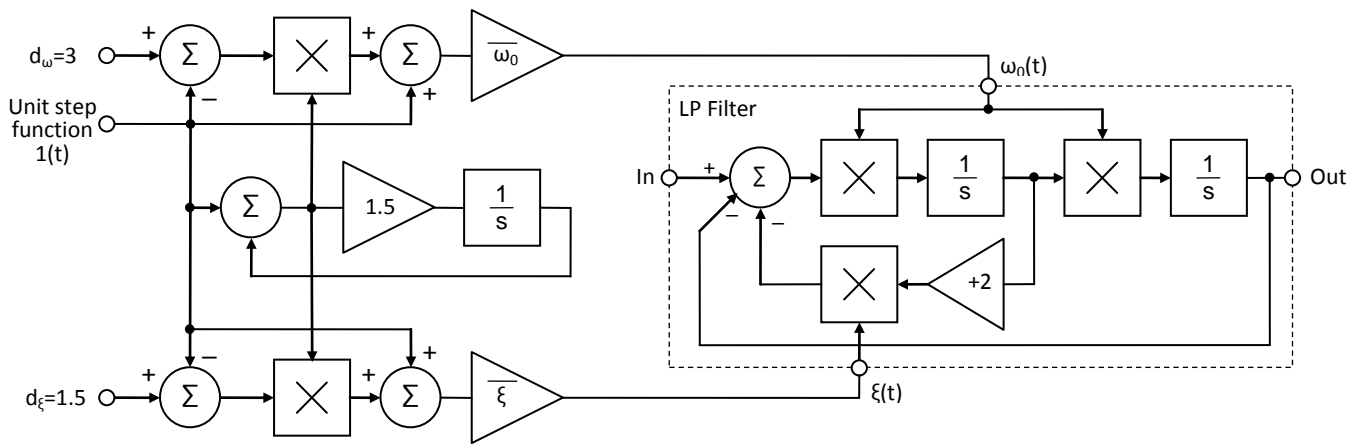
Wybór postaci funkcji jest, między innymi, podyktowany łatwością generacji w technice analogowej.

Funkcje uzmienniające parametry filtru mają ostatecznie następujące postacie:

$$\omega_0(t) = \bar{\omega}_0 \cdot \left[1 + \left(\frac{\omega_0}{\bar{\omega}_0} - 1 \right) \cdot f(t) \right]$$

$$\xi(t) = \bar{\xi} \cdot \left[1 + \left(\frac{\xi}{\bar{\xi}} - 1 \right) \cdot f(t) \right]$$

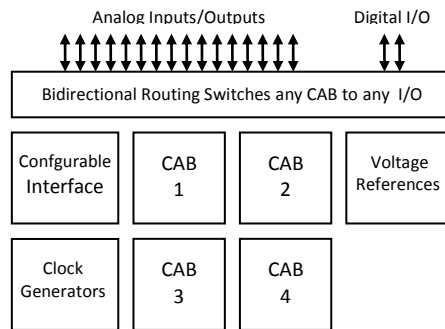
Na rys. 1 przedstawiono schemat blokowy filtru Butterwortha o zmiennych parametrów wraz z układami wytwarzającymi funkcje uzmienniające parametry ω_0 i ξ .



Rys.1. Schemat blokowy filtra Butterwortha drugiego rzędu o zmiennych w czasie parametrach ω_0 i ξ .

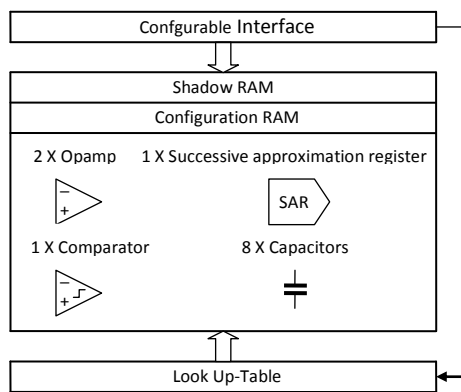
SYMULACJA

Symulację przeprowadzono dla filtra dolnoprzepustowego drugiego rzędu o zmiennych w czasie parametrach, częstotliwości granicznej $f_0=1\text{kHz}$ oraz wzmacnieniu równym 1. Badania symulacyjne przeprowadzono w programie komputerowym AnadigmDesigner2, wybierając architekturę i zasoby układu FPPA typu AN231E04 firmy Anadigm. Układ AN231E04 jest trzecią generacją dynamicznie programowalnych analogowych procesorów sygnałowych (dynamically programmed Analog Signal Processors) dpASP. Architekturę układu przedstawiono na rys. 2.



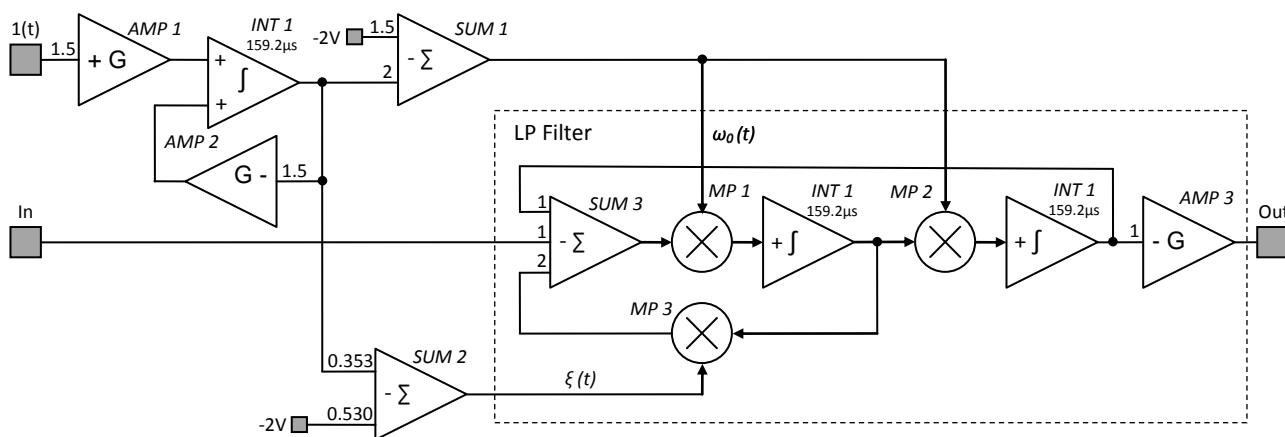
Rys. 2. Architektura układu FPPA typu AN231.

Układ zawiera cztery identyczne konfigurowalne bloki analogowe (Configurable Analog Blocks) CABs, układy wejść/wyjść analogowych i cyfrowych oraz niezbędne układy sterujące. Każdy z CABs zawiera komponenty, z których można budować bloki funkcjonalne i łączyć je ze sobą oraz z układami zewnętrznymi wejść/wyjść w dowolny sposób. Schemat blokowy jednego CAB z dostępnymi komponentami przedstawiono na rys. 3.



Rys. 3. Schemat jednego CAB.

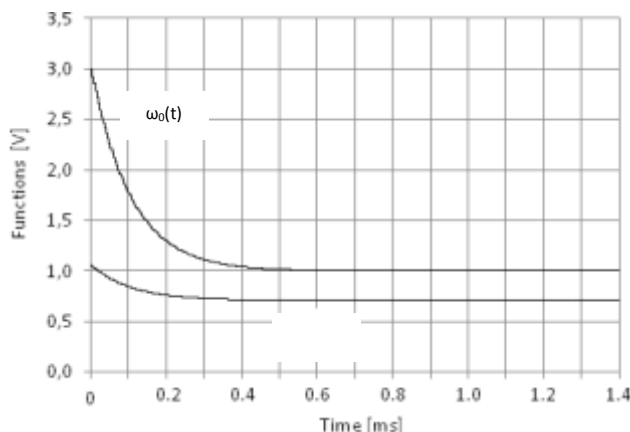
Program AnadigmDesigner2 pozwala na wybór bloków funkcjonalnych, ustawienie ich parametrów, sprawdzenie poprawności układu połączeń, przeprowadzenie badań symulacyjnych na komputerze PC i transfer wyników. Badany filtr o zmiennych w czasie parametrach wymaga użycia dwóch identycznych układów FPAA. Schemat blokowy badanego układu przedstawiono na rysunku 4.



Rys. 4. Schemat filtru dolnoprzepustowego o zmiennych w czasie parametrach i częstotliwości granicznej 1kHz zrealizowanego w symulatorze programu AnadigmDesigner2.

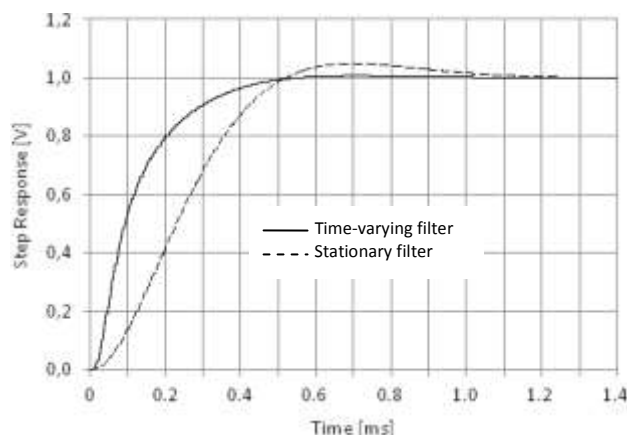
Układ filtru zrealizowany w symulatorze jest funkcjonalnym odpowiednikiem schematu przedstawionego na rys.1 przeskalowanym na częstotliwość graniczną 1kHz i zminimalizowanym pod kątem liczby używanych bloków. Przykładowo dwa analogowe układy mnożące w układzie generacji funkcji uzmienniających parametry ω_0 i ξ zastąpiono sumatorami.

Przeprowadzono symulację odpowiedzi na skok jednostkowy dwóch filtrów: stacjonarnego filtru Butterwortha i filtru o zmiennych w czasie parametrach ω_0 oraz ξ . Zmiany wartości parametrów ω_0 oraz ξ w funkcji czasu przedstawiono na rys. 2. Końcowe, ustalone wartości współczynników filtru o zmiennych parametrach, są takie same jak stacjonarnego filtru Butterwortha.



Rys. 2. Przebiegi czasowe parametrów $\omega_0(t)$ i $\xi(t)$ dla filtru o częstotliwości granicznej $f_0=1$ kHz.

Otrzymane podczas badań symulacyjnych odpowiedzi skokowe obydwu filtrów zestawiono na rys. 6. Odpowiedź skokowa filtru o zmiennych w czasie parametrach jest zgodna z innymi symulacjami analogowymi i numerycznymi.



Rys. 6. Porównanie odpowiedzi skokowych filtru o zmiennych w czasie parametrach i filtru stacjonarnego.

Filtr o zmiennych w czasie parametrach ma wyraźnie krótszy czas trwania stanu przejściowego. Porównanie czasów ustalania obydwu filtrów przedstawiono w tabeli 1.

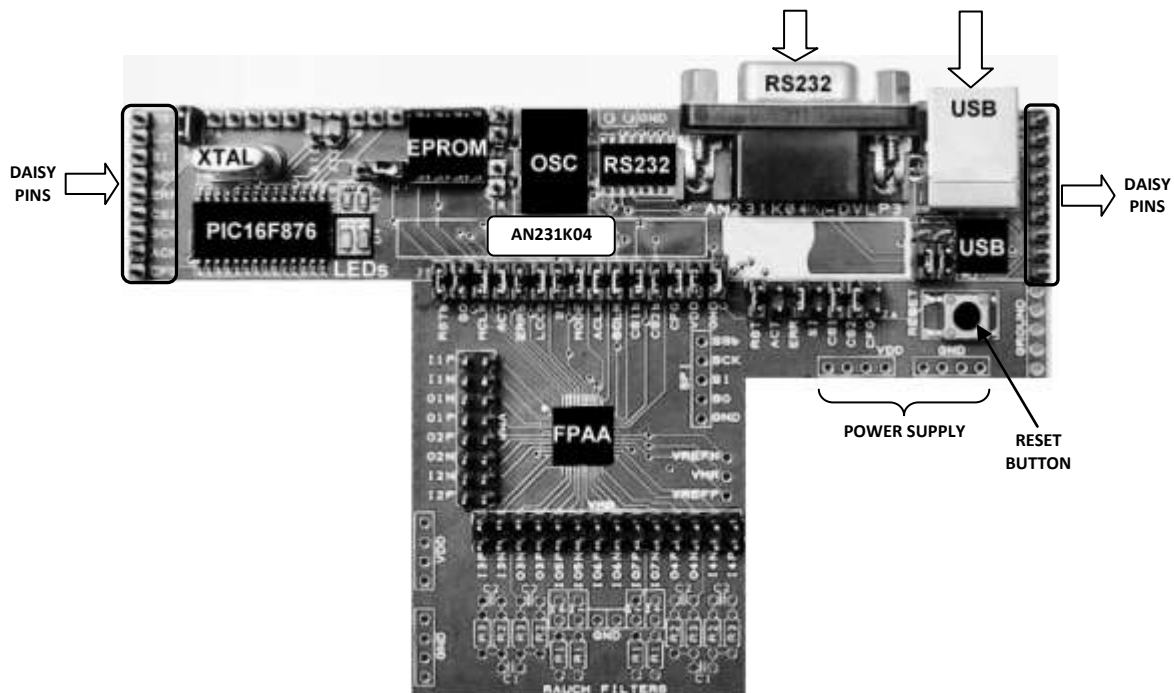
Tabela 1
Czasy ustalania odpowiedzi filtrów

Maksymalna odchyłka od wartości ustalonej	Time-varying filter	Stationary filter
30%	0.15 ms	0.31 ms
10%	0.29 ms	0.42 ms
1%	0.47 ms	1.04 ms

We wszystkich zakresach wartości odchyłki od wartości ustalonej filtr o zmiennych w czasie parametrach ma krótsze stany przejściowe. Maksymalny przerzut odpowiedzi filtru o zmiennych parametrach wyniósł tylko 0.61% a filtru stacjonarnego 4.7%. Należy dodać, że jest możliwość jeszcze większej redukcji czasu trwania stanu przejściowego w filtrze o zmiennych parametrach przez zwiększenie wartości d_{ω} , należy się jednak liczyć z pogorszeniem właściwości filtracyjnych w początkowej fazie działania filtru. Przewidywany przez symulator pobór mocy przez dwa układy FPAA działające według przedstawionego schematu wynosi około 0.3W, przy napięciu zasilania 3.3V.

IMPLEMENTACJA

Schemat filtru zrealizowany w programie AnadigmDesigner2 został w postaci zakodowanej przesłany do połączonych szeregowo dwóch układów FPAA typu AN231E04. Wykorzystano dwie płyty uruchomieniowe typu AN231K04-DVLP3 – AnadigmApex Development Board, z których każda zawiera jeden układ FPAA oraz wymagane peryferia do połączenia z komputerem PC w celu przesłania zakodowanego układu połączeń wykonanego w symulatorze. Pojedynczą płytę uruchomieniową przedstawiono na rys. 7. Układ AN231E04 cechuje się w pełni symetryczną transmisją sygnałów (fully differential architecture) wewnętrznych i zewnętrznych, zwiększającą odporność na zakłócenia sygnałów analogowych, pasmem przenoszonych częstotliwości od zera do 2MHz (DC-2MHz), ma dynamikę (Signal to Noise Ratio) na poziomie 90dB dla sygnałów szerokopasmowych (broadband) i 120 dB dla sygnałów w paśmie akustycznym, niewielkie zniekształcenia nieliniowe (Total Harmonic Distortion) na poziomie -100dB. Jest zasilany napięciem 3.3V, analogowe sygnały wejściowe i wyjściowe muszą mieścić się w zakresie od 0 do 3V, maksymalny pobór mocy jednego układu wynosi 250 mW.



Rys. 7. Płyta uruchomieniowa z układem FPAA typu AN231.

WNIOSKI

Przeprowadzone badania symulacyjne i implementacja przykładowego filtra dolnoprzepustowego drugiego rzędu wykazały pełną przydatność układów FPAA do praktycznej realizacji liniowych, zmiennych w czasie systemów (linear time-varying systems LTV). Układy FPAA są w tej chwili najlepszą platformą sprzętową do realizacji prototypowych układów LTV i niewielkich serii produkcyjnych. W praktycznej realizacji można osiągnąć dużą miniaturyzację filtrów o zmiennych parametrach, gdyż pojedynczy układ FPAA mieści się w obudowie QFN o 44 wyprowadzeniach (industry standard 44 lead QFN package) o wymiarach 7x7x0.9 mm. Jedynym koniecznym dodatkowym układem jest pamięć EEPROM do przechowywania listy połączeń wewnętrznych FPAA. Ponadto, wykorzystując dostępne w układach FPAA pamięci typu Look-up Table (LUT) można praktycznie dowolnie kształtować przebiegi czasowe funkcji uzmienniających parametry. Układy FPAA dobrze nadają się do realizacji układów filtracji i kondycjonowania sygnałów pochodzących z sensora pomiarowego, mogąc tworzyć miniaturowy inteligentny sensor (intelligent sensor).

LITERATURA

1. Gutierrez de Anda M.A., Meza Dector I., Sanchez Garcia J.C., Kaszyński R., Piskorowski J.: A first-order parameter-varying filter using dynamic translinear techniques, *Proc. International Conference on Methods and Models in Automation and Robotics*, MMAR 2009, Międzyzdroje, Poland, CD-ROM.
2. Gutierrez de Anda M.A., Meza Dector I., Kaszyński R., Piskorowski, J. Sanchez Garcia J.C.: Electronic implementation of a continuous-time second-order lowpass parameter-varying filter, *Proc. IBERCHIP Workshop*, IBERCHIP 2011, Bogota, Colombia, CD-ROM.
3. Kaszyński R., Piskorowski J.: Selected structures of filters with time-varying parameters, *IEEE Transaction on Instrumentation and Measurement*, Vol. 56, No. 6, December 2007, 2338-2345.
4. Piskorowski J.: A new concept of filters for biomedical data processing needs, *Biocybernetics and Biomedical Engineering*, Vol. 31, No. 1, January 2011, 27-37.
5. Piskorowski J., Gutierrez de Anda M.A.: A new class of continuous-time narrow bandpass Q-varying lowpass elliptic filters with improved dynamic behavior, *IEEE Transaction on Circuits and Systems I: Regular Papers*, Vol. 56, No. 1, January 2009, 179-189.
6. Tsvividis Y.P., Li D.: Current-mode filters using syllabic companding, *Proc. IEEE International Symposium on Circuits and Systems*, ISCAS 1996, Atlanta, GA, USA, Vol. 1, 121-124.

7. Tsvidis Y.P.: Externally linear, time-invariant systems and their applications to companding signal processors, *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 44, No. 2, February 1997, 65-85.
8. Tsvidis Y.P., Krishnapura N., Palaskas Y., Toth L.: Internally varying analog circuits minimize power dissipation, *IEEE Circuits and Devices Magazine*, Vol. 19, No. 1, January 2003, 63-72.
9. Walczak J., Romanowska A.: Analysis of second order LTV section with exponentially varying parameters, *Electrical Review – Conferences*, Vol. 5, No. 2, February 2007, 106-109.
10. AN231E04 Datasheet Rev 1.0 3rd Generation Dynamically Reconfigurable dpASP. Anadigm Inc., 2007.